



光電半導體組

徐世祥 助理教授

研究領域：光電積體電路, 次微米矽光電, 生醫光電
關鍵字：絕緣層上覆矽(SOI), 陣列波導光柵(AWG)
網頁：<http://homepage.ntust.edu.tw/SHSU/>
電子郵件：shsu@mail.ntust.edu.tw
電話：02-27376399

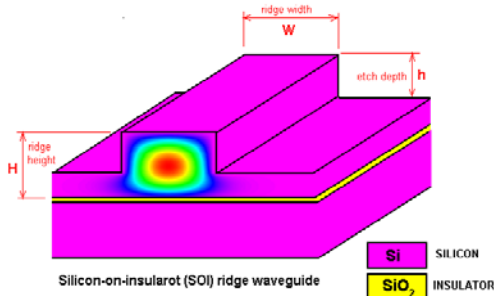
一、研究主題與目標

主要研究方向為運用絕緣層上覆矽(SOI)的基板, 作光路與電路的積成, 其中包含了主動(Active)與被動(Passive)元件, 同時也藉著被動光波導模的絕熱特性(Adiabatic Condition), 來達到有效內部光路連接 (Optical Interconnection), 以降低在現今傳統光系統中主要的 Pigtail, 使體積小, 重量輕以及價格低的目標得以實現。

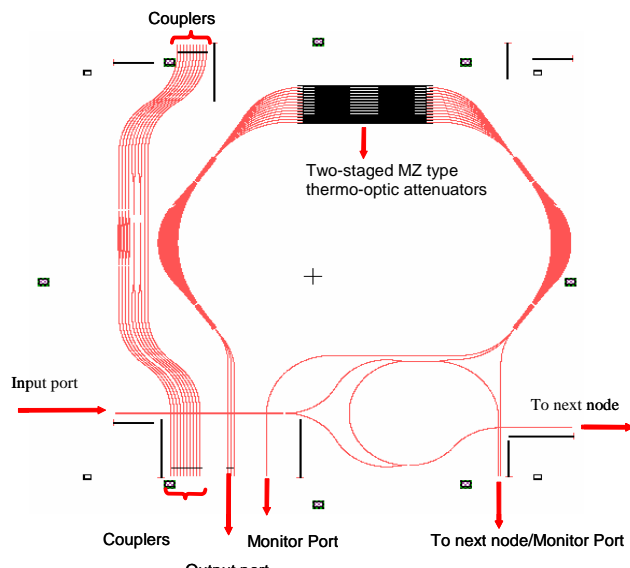
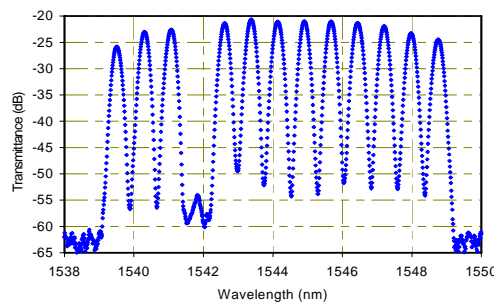
二、最近研究題目

1. 矽光電研究與應用

在任何由光路由(Optical Routing)及光電積成有關的通訊系統方面, 光波導扮演著非常關鍵的角色。它們是有效達到晶片上光電元件內部連接及晶片與晶片間連接的必須要件。因此任何以矽光電為主的應用, 都需具備有光波導的功能。要達到高品質與高效率的光波導, 研究發展的重心, 需著重在光單模條件, 波導面的光滑度, 傳輸損耗, 彎屈損耗, 偏極化有關的損耗, 雙折射效應, 接觸端光耦合損耗, 製程的差異性, 光波導的幾何形狀以及能量的消耗。由高品質光波導組成的光路由, 將能有效運用在提供光纖通訊傳輸技術的關鍵功能, 譬如說: 分光能量器, 訊號回路排線, 解多工(Demultiplexing), 多工(Multiplexing), 光切換以及調制。使用絕緣層上覆矽基板及 CMOS 製程的技術, 去研發出低光損耗波導及其為基礎的矽光電元件與系統。



圖一: SOI 光波導基本結構示意圖

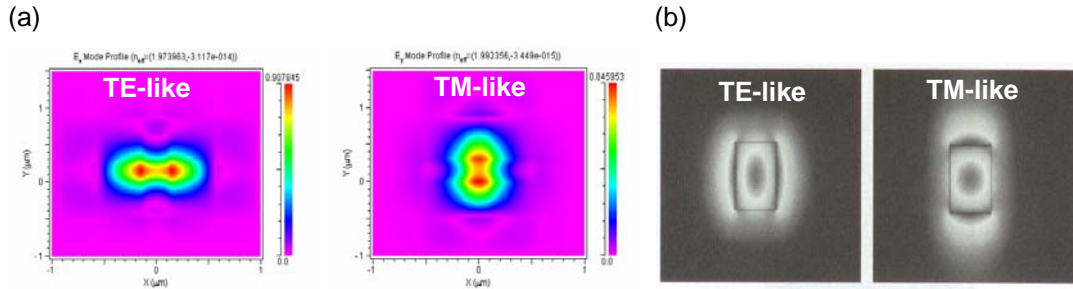


圖二: 光電匯流排(Phononic Bus)的光罩設計與微秒光頻道的選擇開

2. 次微米矽光電

當絕緣層上覆矽的光路元件製程, 可與互補金屬氧化半導體完完全全匹配相容, 這將意味著氧化層上矽的厚度必須縮小至次微米量級。一般矽線波導厚度等於寬度也等於蝕刻深度, 為了使波導模對稱, 矽線波導的披覆層是採用與絕緣層上覆矽材料的絕緣層二氧化矽, 我們可得到類似橫向電場模態(TE-like)與類似橫向磁場模態(TM-like), 如圖三(a)所示。此計算符合從英國 Surrey 大學 G. T. Reed 教授研究群的紅外線光模實驗, 如圖四所示。我們可看見類似橫向電場模態的模場是趨向於水平左右兩邊, 而類似橫向磁場模態是趨向於垂直上下兩邊。因為矽線波導的兩邊井壁(Sidewall)的蝕刻較粗糙, 一般來說類似橫向電場模態的光損耗要高於類似橫向磁場模態。用

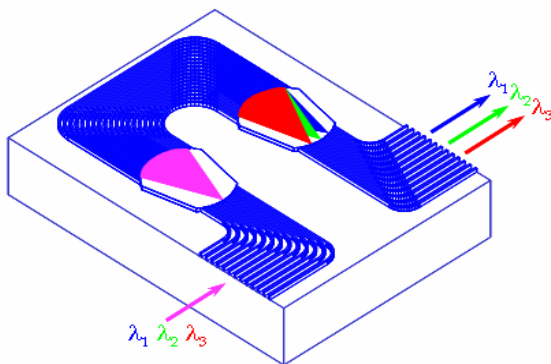
與現今 CMOS 完全相容的基板及製程技術，來研發單石積成(Monolithic Integration) 光電技術。這將意味著此類單石積成方法可以非常有效地連結資料處理的微電子技術與資料傳輸之稠密波長分波多工(Wavelength Division Multiplexing)的光電技術。



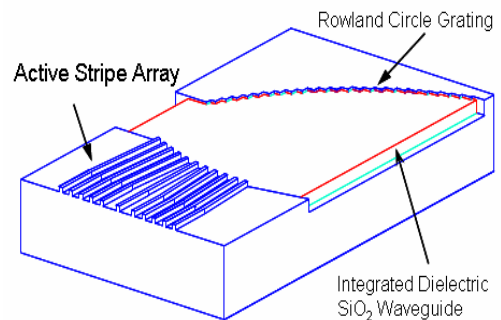
圖三: 0.3 μm 厚絕緣層上覆矽光波導模的計算與實驗圖像

3. 光電建構模組(Building Blocks)與光電積體電路

在過去數十年中，光通訊技術已經逐漸從遠程(Long Haul)骨幹(Backbones)到地區網路(Network Edge)，也可以說遍及到都會網路(Metropolitan Area Networks)及校園區域網路(Local Access Networks)。未來光纖網路將無可避免地從都會及校園區網路進入數據處理中心、近鄰與家庭、甚至光纖直接連至微處理器中。分波多工技術已逐漸成為大容量與頻寬的光纖通訊主流，其中陣列波導光柵及分波多工雷射陣列是最主要的光電元件與光電積體電路。波導光柵與傳統光柵是波長分光器的技術主流，基板的優劣及製程技術的微觀調控更是扮演關鍵的兩項重要指標。



圖四: 陣列波導光柵基本結構示意圖



圖五: 分波多工雷射陣列

三、主要的研究成果與所執行的計劃

論文：

- (1) **S. H. Hsu**, "Polarization-dependent loss compensation on silicon-wire waveguide tap by complex refractive index of metals", *Optics Letters*, 34(12), pp. 1798-1800, 2009
- (2) **S. H. Hsu** and Y.-L. Tsai, "Tapping signal power on 12- μm thick SOI optical waveguide for performance monitoring", *Electronics Letters*, 45(3), pp. 161-163, 2009
- (3) **S. H. Hsu**, "Polarization dependent loss study on silicon-wire waveguide tap for optical performance monitoring", *OFC2009*, p. JWA13, California, U.S.A.
- (4) **S. H. Hsu**, "A 5- μm -thick SOI waveguide with low birefringence and low roughness and optical interconnection using high numerical aperture fiber", *IEEE Photonics Technology Letters*, 20(12), pp. 1003-1005, 2008
- (5) **S. H. Hsu**, and J. Chan, "Photonic bus with loop signal routing and multi-channel wavelength selection on a single silicon-on-insulator platform", *Optics Letters*, 2006, 31(14), pp. 2142-2144, 2006

專利：

- (1) **S. H. Hsu**, United States Patent 7,526,146, "Electro-optical modulator and a method for manufacturing the same", US Patent Issued on April 28, 2009
- (2) **S. H. Hsu**, D. Feng, C. C. Kung, X. Yin, and G. Coroy, "United States Patent 6,885,795, "Waveguide tap monitor" US Patent Issued on April 26, 2005

計畫：

矽光電從低雙折射效應商業應用至微小極高精密度光電積體電路的研發 (國科會計畫) 2008-2010